

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月 2日
Date of Application:

出願番号 特願2003-099509
Application Number:

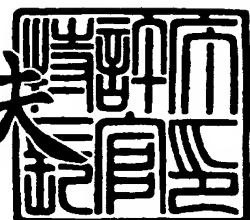
[ST. 10/C] : [JP2003-099509]

出願人 オリンパス株式会社
Applicant(s):

2004年 3月 16日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願
【整理番号】 03P00821
【提出日】 平成15年 4月 2日
【あて先】 特許庁長官 殿
【国際特許分類】 H04N 5/335
H01L 27/146
【発明の名称】 固体撮像装置及びその読み出し方法
【請求項の数】 13
【発明者】
【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学
工業株式会社内
【氏名】 五味 祐一
【発明者】
【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学
工業株式会社内
【氏名】 松田 成介
【発明者】
【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学
工業株式会社内
【氏名】 黒田 享裕
【発明者】
【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学
工業株式会社内
【氏名】 森 圭一
【特許出願人】
【識別番号】 000000376
【氏名又は名称】 オリンパス光学工業株式会社

【代理人】

【識別番号】 100058479

【弁理士】

【氏名又は名称】 鈴江 武彦

【電話番号】 03-3502-3181

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100100952

【弁理士】

【氏名又は名称】 風間 鉄也

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0010297

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置及びその読み出し方法

【特許請求の範囲】

【請求項 1】 複数の出力チャンネルを備えた固体撮像装置において、同一撮像領域内の画素の画素信号を読み出す第1、第2の駆動モードに設定自在であり、上記第1の駆動モードと第2の駆動モードとで使用する出力チャンネル数を異ならせるように制御することを特徴とする固体撮像装置。

【請求項 2】 上記第1の駆動モードと第2の駆動モードの少なくともいずれか一方で、水平方向に隣接する画素の画素信号の読み出しタイミングの位相を所定量ずらすことを特徴とする請求項1に記載の固体撮像装置。

【請求項 3】 上記第1の駆動モードでは水平方向に隣接する2画素の信号を2つの出力チャンネルから並列出力し、上記第2の駆動モードでは水平方向及び垂直方向に隣接する2×2画素の信号を4つの出力チャンネルからそれぞれ並列出力することを特徴とする請求項1に記載の固体撮像装置。

【請求項 4】 所定配列のカラーフィルタと複数の出力チャンネルとを備えた固体撮像装置であって、上記カラーフィルタにより規定される色位相コーディングのうち同一の色位相にある画素の画素信号同士を、出力チャンネル数を変更しつつそれぞれ同一の出力チャンネルから並列に出力することを特徴とする固体撮像装置。

【請求項 5】 所定配列カラーフィルタと複数の出力チャンネル、Xアドレスレジスタ、Yアドレスレジスタとを備えた固体撮像装置であって、

制御信号に応じて、撮像エリア全域またはブロック領域内の画素につき、上記カラーフィルタにより規定される色位相コーディングのうち、同一の色位相関係にある画素の画素信号同士がそれぞれ同一の出力チャンネルから連続的に又は離散的に、出力チャンネル数を変更しつつ並列に読み出すように上記Xアドレスレジスタと上記Yアドレスレジスタとを制御することを特徴とする固体撮像装置。

【請求項 6】 4本の出力チャンネルを備えた固体撮像装置であって、上記出力チャンネルのうちの2本を用いた一対色の2系統並列出力、又は4本を用いた単色4系統並列出力のいずれかに設定すると共に、全撮像範囲内の任意領域の

画素の画素信号を連続的に或いは所定の一方向について離散的に、出力チャンネル数を変更しつつそれぞれ読み出すように制御することを特徴とする固体撮像装置。

【請求項 7】 上記複数の出力チャンネルから並列出力される画素信号の読み出しタイミングは、異なる色信号について少なくともそのうちの一対につき相互に位相がずれていることを特徴とする請求項 4 乃至 6 のいずれかに記載の固体撮像装置。

【請求項 8】 ベイヤー配列カラーフィルタを更に具備することを特徴とする請求項 4 乃至 6 のいずれかに記載の固体撮像装置。

【請求項 9】 二次元アレイ状の光電変換部と複数の出力チャンネルとを備えた固体撮像装置の画像データを複数の出力チャンネルから並列に読み出す方法であって、外部から入力される制御信号に応じて複数の出力チャンネルを割当てるステップと、上記光電変換部の夫々を順次アドレスするステップと、上記アドレスされた光電変換部から出力される画素信号を上記割当てられた複数の出力チャンネルにそれぞれ転送するステップと、上記割当てられた複数の出力チャンネルから各画像信号を所定の位相差を与えたタイミングで並列に出力するステップとを有することを特徴とする固体撮像装置の読み出し方法。

【請求項 10】 複数画素が二次元配列された光電変換部と、上記光電変換部の画素を選択する垂直走査回路と、上記各画素から延出された出力信号線の一端及び他端に夫々配設された、一列置きに共通に入力される転送信号により駆動制御される転送スイッチと、この転送スイッチを介して画素から転送される画素信号を記憶するラインメモリと、水平選択信号を出力する水平走査回路と、この水平選択信号により駆動制御される水平選択スイッチと、この水平選択スイッチを介して画素信号を読み出す出力チャンネルと、を具備し、同一撮像領域内の画素の画素信号を読み出す第 1、第 2 の駆動モードに設定自在であり、この第 1 の駆動モードと第 2 の駆動モードとで使用する出力チャンネルを異ならせることを特徴とする固体撮像装置。

【請求項 11】 上記第 1 の駆動モードと第 2 の駆動モードの少なくともい

ずれか一方で、水平方向に隣接する画素の画素信号の読み出しタイミングの位相を所定量ずらすことを特徴とする請求項10に記載の固体撮像装置。

【請求項12】 ベイヤー配列のカラーフィルタと、複数画素が二次元配列された光電変換部と、上記光電変換部の画素を選択する垂直走査回路と、上記各画素から延出された出力信号線の一端及び他端に夫々配設された、一列置きに共通に入力される転送信号により駆動制御される転送スイッチと、この転送スイッチを介して画素から転送される画素信号を記憶するラインメモリと、水平選択信号を出力する水平走査回路と、隣接する2つが同一の水平選択信号により駆動制御される水平選択スイッチと、奇数番目の水平選択スイッチを介して画素信号を読み出す一の出力チャンネルと、偶数番目の水平選択スイッチを介して画素信号を読み出す他の出力チャンネルと、を具備し、上記カラーフィルタにより規定される色位相コーディングのうち同一の色位相にある画素の画素信号同士をそれぞれ同一の出力チャンネルから並列に出力することを特徴とする固体撮像装置。

【請求項13】 上記出力チャンネルのうちの2本を用いた一対色の2系統並列出力又は4本を用いた単色4系統並列出力のいずれかに設定すると共に、全撮像範囲内の任意領域の画素の画素信号を連続的に或いは所定の一方向について離散的にそれぞれ読み出すように制御することを特徴とする請求項12に記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画素を2次元に配列した固体撮像装置等に係り、特に複数の出力チャンネルを有する固体撮像装置及びその読み出し方法に関する。

【0002】

【従来の技術】

従来、固体撮像素子を用いた撮像装置では、撮像素子からの画像データ読み出しを画素数の増大に応じて高速化する必要がある。しかし、固体撮像装置の駆動周

波数には、半導体製造プロセスや設計ルール等に起因する上限値（例えば 20 ~ 30 MHz）があるため、駆動周波数をむやみに上げることはできない。

【0003】

こうした制約を克服するために、撮像素子の信号出力線本数を増やして画像信号を並列に読み出すようにした種々の技術が知られている。

【0004】

このような技術としては、同色画素信号を出力線上で加算し、複数画素分の加算信号を複数の出力端子より出力する技術がある（特許文献 1 参照）。

【0005】

さらに、カラーフィルタに対応する画素の読み出しに第 2 行又は第 4 行の画素を 1 列ずらせて列読み出しを行うことで、フィルタの配列は従来のままで、4 本の出力端に常に同色の出力を行う技術がある（特許文献 2 参照）。

【0006】

また、並列出力構成であって、マトリクス状に配置された特定画素の信号を 2 つの水平信号線の内、一方より出力する技術（特許文献 3 参照）、分割されたピクセルアレイの各領域に対応した複数の出力回路等を設けることで、複数のピクセルを同時にアドレスとして読み出す技術もある（特許文献 4 参照）。

【0007】

以上のほか、並列出力構成のイメージセンサについては、種々の提案がされている（特許文献 5、非特許文献 1 参照）。

【0008】

【特許文献 1】

特開平 8-182005 号公報

【0009】

【特許文献 2】

特開平 9-4680 号公報

【0010】

【特許文献 3】

特開 2000-12819 号公報

【0011】**【特許文献4】**

特開2000-32344号公報

【0012】**【特許文献5】**

米国特許第6, 512, 546号

【0013】**【非特許文献1】**

ATMEL AT71200M:

“8M color imager with two output registers and four outputs”

【0014】**【発明が解決しようとする課題】**

しかし、上記列挙した先行技術に係る発明にあっては、動画撮像やA E（自動露光量調整）、A WB（自動ホワイトバランス調整）、A F（自動焦点調整）を含む各種の局面に対して、必ずしも最適化されているとはいひ難い。

【0015】

本発明は、かかる技術課題に鑑みてなされたものであって、その目的とするところは、複数の出力チャンネルを有し、画像データを並列出力する高速画素読出し可能な固体撮像装置及びその読み出し方法を提供することにある。

【0016】**【課題を解決するための手段】**

上記目的を達成するために、本発明の第1の態様では、複数の出力チャンネルを備えた固体撮像装置において、同一撮像領域内の画素の画素信号を読み出す第1、第2の駆動モードに設定自在であり、上記第1の駆動モードと第2の駆動モードとで使用する出力チャンネル数を異ならせるように制御することを特徴とする固体撮像装置が提供される。この第1の態様によれば、複数の出力チャンネルを有しているので、画像データを高速に並列出力することができる。

【0017】

この第1の態様において、上記第1の駆動モードと第2の駆動モードの少なく

ともいづれか一方で、水平方向に隣接する画素の画素信号の読み出しタイミングの位相を所定量ずらすことを特徴としてもよい。この場合、複数の出力チャンネルより出力された画素信号を後に混合する際に処理を確実に行える。更に、この第1の態様において、上記第1の駆動モードでは水平方向に隣接する2画素の信号を2つの出力チャンネルから並列出力し、上記第2の駆動モードでは水平方向及び垂直方向に隣接する2×2画素の信号を4つの出力チャンネルからそれぞれ並列出力することを特徴としてもよい。この場合、複数の出力チャンネルより画像データを高速に並列出力することができ、出力チャンネルに画素信号が出力される水平有効期間が短縮され、高フレームレートが実現される。

【0018】

本発明の第2の態様では、所定配列のカラーフィルタと複数の出力チャンネルとを備えた固体撮像装置であって、上記カラーフィルタにより規定される色位相コーディングのうち同一の色位相にある画素の画素信号同士を、出力チャンネル数を変更しつつそれぞれ同一の出力チャンネルから並列に出力することを特徴とする固体撮像装置が提供される。この第2の態様によれば、色毎に出力チャンネルが分けられるので、後処理が行い易くなる。更に、高フレームレートも実現される。

【0019】

本発明の第3の態様では、所定配列カラーフィルタと複数の出力チャンネル、Xアドレスレジスタ、Yアドレスレジスタとを備えた固体撮像装置であって、制御信号に応じて、撮像エリア全域またはブロック領域内の画素につき、上記カラーフィルタにより規定される色位相コーディングのうち、同一の色位相関係にある画素の画素信号同士がそれぞれ同一の出力チャンネルから連続的に又は離散的に、出力チャンネル数を変更しつつ並列に読み出されるように上記Xアドレスレジスタと上記Yアドレスレジスタとを制御することを特徴とする固体撮像装置が提供される。この第3の態様によれば、色毎に出力チャンネルが分けられるので、後処理が行い易い。

【0020】

本発明の第4の態様では、4本の出力チャンネルを備えた固体撮像装置であつ

て、上記出力チャンネルのうちの2本を用いた一対色の2系統並列出力、又は4本を用いた単色4系統並列出力のいずれかに設定すると共に、全撮像範囲内の任意領域の画素の画素信号を連続的に或いは所定の一方向について離散的に、出力チャンネル数を変更しつつそれぞれ読み出すように制御することを特徴とする固体撮像装置が提供される。複数の出力チャンネルより画像データを高速に並列出力することができ、出力チャンネルに画素信号が出力される水平有効期間が短縮される。

【0021】

上記第2乃至第4の態様において、上記複数の出力チャンネルから並列出力される画素信号の読み出しタイミングは、異なる色信号について相互に位相がずれていることを特徴としてもよい。この場合、後処理が行い易くなる。上記第2乃至第4の態様において、ベイヤー配列カラーフィルタを更に具備することを特徴としてもよい。これは、色毎の出力チャネルの割り当てに好適である。

【0022】

本発明の第5の態様では、二次元アレイ状の光電変換部と複数の出力チャンネルとを備えた固体撮像装置の画像データを複数の出力チャンネルから並列に読み出す方法であって、外部から入力される制御信号に応じて複数の出力チャンネルを割当てるステップと、上記光電変換部の夫々を順次アドレスするステップと、上記アドレスされた光電変換部から出力される画素信号を上記割当てられた複数の出力チャンネルにそれぞれ転送するステップと、上記割当てられた複数の出力チャンネルから各画像信号を所定の位相差を与えたタイミングで並列に出力するステップとを有することを特徴とする固体撮像装置の読み出し方法が提供される。この第5の態様によれば、複数の出力チャンネルより画像データを高速に並列出力することができ、出力チャンネルに画素信号が出力される水平有効期間が短縮される。更に、複数の出力チャンネルより出力された画素信号を後に混合する際に処理を確実に行えることとなる。

【0023】

本発明の第6の態様では、複数画素が二次元配列された光電変換部と、上記光電変換部の画素を選択する垂直走査回路と、上記各画素から延出された出力信号

線の一端及び他端に夫々配設された、一列置きに共通に入力される転送信号により駆動制御される転送スイッチと、この転送スイッチを介して画素から転送される画素信号を記憶するラインメモリと、水平選択信号を出力する水平走査回路と、この水平選択信号により駆動制御される水平選択スイッチと、この水平選択スイッチを介して画素信号を読み出す出力チャンネルと、を具備し、同一撮像領域内の画素の画素信号を読み出す第1、第2の駆動モードに設定自在であり、この第1の駆動モードと第2の駆動モードとで使用する出力チャンネルを異ならせることを特徴とする固体撮像装置が提供される。この第6の態様によれば、複数の出力チャンネルより画像データを高速に並列出力することができ、出力チャンネルに画素信号が出力される水平有効期間が短縮される。

【0024】

この第6の態様において、上記第1の駆動モードと第2の駆動モードの少なくともいずれか一方で、水平方向に隣接する画素の画素信号の読み出しタイミングの位相を所定量ずらすことを特徴としてもよい。この場合、複数の出力チャンネルより出力された画素信号を後に混合する際に処理を確実に行える。

【0025】

本発明の第7の態様では、ベイヤー配列のカラーフィルタと、複数画素が二次元配列された光電変換部と、上記光電変換部の画素を選択する垂直走査回路と上記各画素から延出された出力信号線の一端及び他端にそれぞれ配設された、一列置きに共通に入力される転送信号により駆動制御される転送スイッチと、この転送スイッチを介して画素から転送される画素信号を記憶するラインメモリと、水平選択信号を出力する水平走査回路と、隣接する2つが同一の水平選択信号により駆動制御される水平選択スイッチと、奇数番目の水平選択スイッチを介して画素信号を読み出す一の出力チャンネルと、偶数番目の水平選択スイッチを介して画素信号を読み出す他の出力チャンネルと、を具備し、上記カラーフィルタにより規定される色位相コーディングのうち同一の色位相にある画素の画素信号同士をそれぞれ同一の出力チャンネルから並列に出力することを特徴とする固体撮像装置が提供される。この第3の態様によれば、色毎に出力チャンネルが分けられるので、後処理が行い易い。

【0026】

この第7の態様において、上記出力チャンネルのうちの2本を用いた一対色の2系統並列出力又は4本を用いた単色4系統並列出力のいずれかに設定すると共に、全撮像範囲内の任意領域の画素の画素信号を連続的に或いは所定の一方について離散的にそれぞれ読み出すように制御することを特徴としてもよい。この場合には、複数の出力チャンネルより画像データを高速に並列出力することができ、出力チャンネルに画素信号が outputされる水平有効期間が短縮される。

【0027】**【発明の実施の形態】**

以下、図面を参照して、本発明の実施形態について説明する。

【0028】**(第1実施形態)**

先ず、図1には本発明の第1実施形態に係る固体撮像装置の構成を示し詳細に説明する。この図1において、符号P11～Pm n (m, nは整数)は、2次元状に行列配置(マトリクス配置)されたm×n個の画素を示している。符号1はこれら複数画素からなる固体撮像素子(エリアセンサ)を示している。

【0029】

符号30は、垂直走査回路を示している。この垂直走査回路30は、ライン40-1～40-nを順次走査していくものであり、各ライン40-1～40-nに対応した複数のユニット30-1～30-nで構成されている。

【0030】

符号10, 20は、双方とも水平走査回路を示している。この水平走査回路10, 20は、各画素P11～Pm nから出力信号線50-1～50-mに導出された電気信号を画素毎に水平方向に順次読み出すためのものである。

【0031】

この水平走査回路10は、各出力信号線50-1～50-mに対応した複数のユニット10-1～10-mからなり、同様に、水平走査回路20は、各出力信号線50-1～50-mに対応したユニット20-1～20-mからなる。

【0032】

各画素 $P_{11} \sim P_{mn}$ には、ライン $40-1 \sim 40-n$ 、出力信号線 $50-1 \sim 50-m$ 以外の他のラインも接続されているが、図示を省略する。

【0033】

出力信号線 $50-1 \sim 50-m$ の水平走査回路 10 側の一端には、トランジスタ $13-1 \sim 13-m$ 、ラインメモリ $12-1 \sim 12-m$ 、トランジスタ $11-1 \sim 11-m$ が、それぞれ図示の如く 1 組ずつ配設されている。

【0034】

一方、出力信号線 $50-1 \sim 50-m$ の水平走査回路 20 側の他端には、トランジスタ $23-1 \sim 23-m$ 、ラインメモリ $22-1 \sim 22-m$ 、トランジスタ $21-1 \sim 21-m$ が、それぞれ図示の如く 1 組ずつ配設されている。

【0035】

トランジスタ $13-1 \sim 13-m$ 、 $23-1 \sim 23-m$ は、垂直走査回路 30 により選択された画素行の信号をラインメモリ $13-1 \sim 13-m$ 、 $23-1 \sim 23-m$ に転送するための転送スイッチとしての役割を担うものであり、図中、一列置きに共通に入力される制御信号 $CKT1-1$ 、 $CKT1-2$ 、 $CKT2-1$ 、 $CKT2-2$ によりオン／オフ制御されるように構成されている（以下では、このトランジスタ $13-1 \sim 13-m$ 、 $23-1 \sim 23-m$ を「転送スイッチ」と称する）。

【0036】

また、ラインメモリ $12-1 \sim 12-m$ 、 $22-1 \sim 22-m$ は、転送スイッチ $13-1 \sim 13-m$ 、 $23-1 \sim 23-m$ を介して画素 $P_{11} \sim P_{mn}$ から転送される画素信号を一時的に記憶するための容量素子からなる。

【0037】

トランジスタ $11-1 \sim 11-m$ 、 $21-1 \sim 21-m$ は、ラインメモリ $12-1 \sim 12-m$ 、 $22-1 \sim 22-m$ に記憶された画素信号を選択するための水平選択スイッチとしての役割を担うものである。トランジスタ $11-1 \sim 11-m$ 、 $21-1 \sim 21-m$ は、水平走査回路 10、20 の出力信号によりオン／オフ制御されるように構成されている（以下では、このトランジスタ $11-1 \sim 11-m$ 、 $21-1 \sim 21-m$ を「水平選択スイッチ」と称する）。

【0038】

以上その他、水平選択スイッチ $11-1 \sim 11-m$ を介して画素信号を読み出すための出力チャンネル CH 1 と、水平選択スイッチ $21-1 \sim 21-m$ を介して画素信号を読み出すための出力チャンネル CH 2 とを備える。

【0039】

以下、図 2 及び図 3 のタイミングチャートを参照して、上記構成である第 1 実施形態に係る固体撮像装置の特徴的な動作について詳細に説明する。

【0040】

尚、図 2 のタイミングチャートは第 1 の駆動モード時の動作を示しており、図 3 のタイミングチャートは第 2 の駆動モード時の動作を示している。

【0041】

先ず、動作説明に先立ち、図 2、図 3 で用いる各符号の意味内容を定義する。

【0042】

図 2、3 中、VD は垂直同期信号、HD は水平同期信号をそれぞれ意味している。CKT $1-1$ は奇数列の転送スイッチ $12-1, 12-3, \dots, 12-(m-1)$ のオン／オフを制御する転送信号を意味しており、CKT $1-2$ は、偶数列の転送スイッチ $12-2, 12-4, \dots, 12-m$ のオン／オフを制御する転送信号を意味している。そして、CKT $2-1$ は、奇数列の転送スイッチ $22-1, 22-3, \dots, 22-(m-1)$ のオン／オフを制御する転送信号を意味しており、CKT $2-2$ は、偶数列の転送スイッチ $22-2, 22-4, \dots, 22-m$ のオン／オフを制御する転送信号を意味している。

【0043】

V-1 ~ V-n は、垂直走査回路 30 より出力される行選択信号を意味している。H $1-1 \sim H 1-m$ は、水平走査回路 10 の各ユニット $10-1 \sim 10-m$ から出力され、水平選択スイッチ $11-1 \sim 11-m$ を制御する水平選択信号を意味している。H $2-1 \sim H 2-m$ は、水平走査回路 20 の各ユニット $20-1 \sim 20-m$ から出力され、水平選択スイッチ $21-1 \sim 21-m$ を制御する水平選択信号を意味している。以上その他、CH 1、CH 2 は、各出力チャンネルから出力される画素信号も併せて意味するものとする。

【0044】

以下、図2を参照して、第1の駆動モード時の動作を詳述する。

【0045】

第1の駆動モード設定時において、水平ブランкиング期間T1内に行選択信号V-1が“H”レベルとなると、1行目の画素P11～Pm1が選択される。この間、転送信号CKT1-1, CKT1-2が“H”レベルであり、転送信号CKT2-1, CKT2-2が“L”レベルであるため、選択された画素P11～Pm1の画素信号は、ラインメモリ12-1～12-mに記憶される。

【0046】

この後、水平有効期間T2内に水平走査回路10のみを動作させ、各ユニット10-1～10-mから順に水平選択信号H1-1～H1-mを出力すると、当該出力に同期して、ラインメモリ12-1～12-mに記憶された1行目の画素P11～Pm1の各画素信号が順次出力チャンネルCH1より出力される。

【0047】

そして、次の水平ブランкиング期間T3内に行選択信号V-2が“H”レベルとなると、2行目の画素P12～Pm2が選択される。この間、転送信号CKT1-1及びCKT1-2が“H”レベルであり、転送信号CKT2-1及びCKT2-2が“L”レベルであるため、選択された画素P12～Pm2の画素信号は、ラインメモリ12-1～12-mに記憶される。その後、水平有効期間T4内に水平走査回路10のみを動作させ、水平走査回路10の各ユニット10-1～10-mから順に水平選択信号H1-1～H1-mを出力すると、ラインメモリ12-1～12-mに記憶された2行目の画素P12～Pm2の各画素信号が順次出力チャンネルCH1より出力される。これ以降は、上記したのと同様に水平ブランкиング期間中に3行目～n行目までの画素が選択され、水平有効期間中に各行目の画素の各画素信号が出力チャンネルCH1より出力される。

【0048】

このように、第1の駆動モード設定時には、転送信号CKT2-1及びCKT2-2は常時“L”レベルであり、水平走査回路20を動作させないので、出力チャンネルCH2からは画素信号は出力されず、出力チャンネルCH1から全て

の画素信号が読み出されることになる。

【0049】

以下、図3を参照して、第2の駆動モード時の動作を詳述する。

【0050】

第2の駆動モードの設定時において、水平ブランкиング期間T1内に行選択信号V-1が“H”レベルとなると、1行目の画素P11～Pm1が選択される。

【0051】

この間、転送信号CKT1-1及びCKT2-2が“H”レベルであり、転送信号CKT1-2及びCKT2-1が“L”レベルである。この為、選択された画素P11～Pm1の内、奇数列画素P11, P31…P(m-1)1の画素信号は、ラインメモリ12-1～12-mの内の奇数番目のラインメモリ12-1, 12-3, …, 12-(m-1)に記憶される。偶数列画素P21, P41…Pm1の画素信号は、ラインメモリ22-1～22-mの内の偶数番目のラインメモリ22-2, 22-4, …, 22-mにそれぞれ記憶される。

【0052】

この後に、水平有効期間T2内に水平走査回路10, 20を動作させる。

【0053】

この水平走査回路10では、奇数番目の水平走査回路ユニット10-1, 10-3, …, 10-(m-1)のみから順に水平選択信号H1-1, H1-3, …, H1-(m-1)が出力され、当該出力に同期して、奇数番目のラインメモリ12-1, 12-3, …, 12-(m-1)に記憶された画素P11, P31, …, P(m-1)1の画素信号が順次出力チャンネルCH1より出力されることになる。一方、水平走査回路20では、偶数番目の水平走査回路ユニット20-2, 20-4, …, 20-mのみから順に水平選択信号H2-2, H2-4, …, H2-mが出力され、当該出力に同期して、偶数番目のラインメモリ22-2, 22-4, …, 22-mに記憶された画素P21, P41, …, Pm1の画素信号が順次出力チャンネルCH2より出力される。

【0054】

続いて、次の水平ブランкиング期間T3内に行選択信号V-2が“H”レベル

となると、2行目の画素P₁₂～P_{m2}が選択される。

【0055】

この間、転送信号CKT₁₋₁及びCKT₂₋₂が“H”レベルであり、転送信号CKT₁₋₂及びCKT₂₋₁が“L”レベルである。従って、選択された画素P₁₂～P_{m2}の内、奇数列画素P₁₂, P₃₂, …, P_{(m-1)2}の画素信号は、ラインメモリ₁₂₋₁～_{12-m}の内の奇数番目のライメモリ₁₂₋₁, ₁₂₋₃, …, _{12-(m-1)}に記憶され、偶数列画素P₂₂, P₄₂, …, P_{m2}の画素信号は、ラインメモリ₂₂₋₁～_{22-m}の内の偶数番目のライメモリ₂₂₋₂, ₂₂₋₄, …, _{22-m}に記憶される。

【0056】

その後、水平有効期間T₄内に水平走査回路10, 20を動作させる。

【0057】

水平走査回路10では、奇数番目の水平走査回路ユニット₁₀₋₁, ₁₀₋₃, …, _{10-(m-1)}のみから順に水平選択信号H₁₋₁, H₁₋₃, H_{1-(m-1)}が出力され、当該出力に同期して、奇数番目のライメモリ₁₂₋₁, ₁₂₋₃, …, _{12-(m-1)}に記憶された画素P₁₂, P₃₂, …, P_{(m-1)2}の画素信号が順次出力チャンネルCH1より出力される。

【0058】

水平走査回路20では、偶数番目の水平走査回路ユニット₂₀₋₂, ₂₀₋₄, …, _{20-m}のみから順に水平選択信号H₂₋₂, H₂₋₄, …, H_{2-m}が出力され、当該出力に同期して、偶数番目のライメモリ₂₂₋₂, ₂₂₋₄, …, _{22-m}に記憶された画素P₂₂, P₄₂…P_{m2}の画素信号が順次出力チャンネル2より出力されることになる。

【0059】

これ以降、前述したのと同様に、水平ブランкиング期間中に3行目からn行目までの画素が選択され、水平有効期間中に、その画素信号の内の奇数列画素信号が出力チャンネルCH1より出力され、偶数列画素信号が出力チャンネルCH2より出力される。

【0060】

尚、前述した水平走査回路 20 の動作タイミングは、水平走査回路 10 の動作タイミングに対して位相が 180 度ずれている。従って、出力チャンネル CH1 と CH2 とから出力された画素信号を後に混合する際に、処理を確実に行うことができる。また、水平走査回路を 1 ユニットずつ間をおいて走査することは、例えばデコーダ回路を採用すれば容易に実現される。また、水平走査回路にシフトレジスタを用いた技術としては、本出願人が先に出願した特開平 6-350933 号公報により開示された「間引き走査方法」がある。

【0061】

このように、第 2 の駆動モード設定時には、奇数列画素信号が出力チャンネル CH1 から出力され、偶数列画素信号が出力チャンネル CH2 から出力されるので、2 つの出力チャンネル CH1, CH2 を用いて全ての画素信号を読み出すことができる。従って、この第 2 の駆動モード設定時には、出力チャンネルに画素信号が出力される水平有効期間が第 1 の駆動モードに対して半分の時間で済むことになり、第 1 の駆動モードに比して高フレームレートとなる。

【0062】

ここで、第 1 実施形態に係る固体撮像装置（図 1）からの出力信号を処理する回路の構成例は、図 4 に示される通りである。

【0063】

図 4 に示されるように、この処理回路 500 は、出力チャンネル CH1 と出力チャンネル CH2 の信号を混合する回路であり、A/D 変換及びラッチ回路 501, 502 とセレクタ 503 から構成されている。

【0064】

固体撮像装置 400 の出力チャンネル CH1 からの画素信号は、A/D 変換及びラッチ回路 501 においてデジタル画像データに変換、ラッチされた後、セレクタ 503 へと出力される（信号 OUT1）。一方、出力チャンネル CH2 からの画素信号は、A/D 変換及びラッチ回路 502 においてデジタル画像データに変換、ラッチされた後、セレクタ 503 へと出力される（信号 OUT2）。セレクタ 503 では、双方を混合して出力する（出力信号 OUT）。

【0065】

この処理回路 500 内の信号 OUT1、OUT2、及び処理回路 500 の出力信号 OUT の関係は、例えば図 5 及び図 6 に示される通りである。尚、図 5 は第 1 の駆動モード、図 6 は第 2 の駆動モードにそれぞれ対応している。

【0066】

図 5 に示されるように、第 1 の駆動モードでは、出力チャンネル CH1 のみしか使用していないので、処理回路 500 からは出力チャンネル CH1 からの信号が出力される。一方、図 6 に示されるように、第 2 の駆動モードでは、出力チャンネル CH1、CH2 の信号が混合されて処理回路 500 から出力される。

【0067】

先に図 3 の中でも説明したように、出力チャンネル CH1、CH2 の位相は 180 度ずれているので、各出力信号を A/D 変換及びラッチ回路 501、502 にて A/D 変換、ラッチした後に、セレクタ 503 でセレクトするといった構成を採用することで、確実に混合することが可能となる。

【0068】

以上説明したように、本発明の第 1 実施形態では、図 1 の構成の固体撮像装置を図 2、3 に示したようなタイミングで動作させることで、出力チャンネル CH1、CH2 を選択切り換えすることが可能となる。また、奇数列と偶数列の画素の画素信号を、異なる出力チャンネル CH1、CH2 から出力する際に、双方の位相をずらすので、その後の混合処理を確実に行うことができる。

【0069】

尚、図 1 に示した回路構成はこれに限定されるものではなく、読み出し回路に画素の FPN をキャンセルするための機能を持たせること等が可能であることは勿論である。また、先に図 4 に示した混合回路についても、その構成を限定するものではなく、当該混合回路を固体撮像装置と同一基板上に構成することも可能であることは勿論である。

【0070】

(第 2 の実施形態)

先ず、図 7 には本発明の第 2 実施形態に係る固体撮像装置の構成を示し詳細に説明する。ここでは、重複した説明を避けるべく、第 1 実施形態 (図 1) と同一

の構成要素については同一符号を付し、異なる部分を中心に説明する。

【0071】

図7において、各出力信号線 50-1～50-mには、第1実施形態と同様にラインメモリ 12-1～12-m、22-1～22-mに記憶された画素信号を選択するための水平選択スイッチ 11-1～11-m、11-1～21-mが配設されている。但し、第2実施形態では、水平選択スイッチ 11-1～11-mは 11-1 と 11-2、11-3 と 11-4、… 11- (m-1) と 11-m という 2つずつが同一水平選択信号によりオン／オフ制御されるように構成されており、水平選択スイッチ 21-1～21-mも同様に 21-1 と 21-2、21-3 と 21-4、… 21- (m-1) と 21-m という 2つずつが同一の水平選択信号によりオン／オフ制御されるように構成されている。

【0072】

更に、水平選択スイッチ 11-1～11-m の内、奇数番目の選択スイッチ 11-1、11-3、…、11- (m-1) を介した画素信号を読み出すための出力チャンネル C H 1、偶数番目の選択スイッチ 11-2、11-4、…、11-m を介した画素信号を読み出すための出力チャンネル C H 2、水平選択スイッチ 21-1～21-m の内、奇数番目の選択スイッチ 21-1、21-3、…、21- (m-1) を介した画素信号を読み出すための出力チャンネル C H 3、偶数番目の選択スイッチ 21-2、21-4、…、21-m を介した画素信号を読み出すための出力チャンネル C H 4、を備えている。

【0073】

そして、水平走査回路 10、20 は、前述したように水平選択スイッチ 11-1～11-m、21-1～21-m を 2ヶずつ制御していくために、それぞれ水平画素数の 1/2 の数からのユニット 10-1～10- (m/2)、20-1～20- (m/2) で構成されている。

【0074】

以下、図8乃至10のタイミングチャートを参照して、上記構成である第2実施形態に係る固体撮像装置の特徴的な動作について詳細に説明する。尚、図8のタイミングチャートは第1の駆動モード時の動作を示しており、図9、10のタ

タイミングチャートは第2の駆動モード（A）（B）時の動作を示している。

【0075】

先ず、動作説明に先立ち、図2、図3で用いる各符号の意味内容を定義する。

【0076】

$H1-1 \sim H1-(m/2)$ は、水平走査回路10のユニット $10-1 \sim 10-(m/2)$ から出力され、水平選択スイッチ $11-1 \sim 11-m$ を制御する水平選択信号を意味している。 $H2-1 \sim H2-(m/2)$ は、水平走査回路20のユニット $20-1 \sim 20-(m/2)$ から出力され、水平選択スイッチ $21-1 \sim 21-m$ を制御する水平選択信号を意味している。 $CH1 \sim CH4$ は、各出力チャンネルから出力される画素信号も併せて意味する。この他の符号の意味内容は、第1実施形態で説明した通りである、重複した説明を省略する。

【0077】

以下、図8を参照して、第1の駆動モード時の動作を詳述する。

【0078】

第1の駆動モードの設定時において、水平ブランкиング期間 $T1$ 内に行選択信号 $V-1$ が“H”レベルとなると1行目の画素 $P11 \sim Pm1$ が選択される。この間、転送信号 $CKT1-1$ 及び $CKT2-2$ が“H”レベルであり、転送信号 $CKT1-2$ 及び $CKT2-1$ が“L”レベルであるため、選択された画素 $P11 \sim Pm1$ の内、奇数列画素 $P11, P31, \dots, P(m-1)1$ の画素信号は、ラインメモリ $12-1 \sim 12-m$ の内、奇数番目のラインメモリ $12-1, 12-3, \dots, 12-(m-1)$ に記憶され、偶数列画素 $P21, P41, \dots, Pm1$ の画素信号は、ラインメモリ $22-1 \sim 22-m$ の内、偶数番目のラインメモリ $22-2, 22-4, \dots, 22-m$ にそれぞれ記憶される。

【0079】

その後、水平有効期間 $T2$ 内に水平走査回路10、20を動作させる。

【0080】

水平走査回路10の各ユニット $10-1 \sim 10-(m/2)$ から順に水平選択信号 $H1-1 \sim H1-(m/2)$ を出力すると、奇数番目のラインメモリ $12-1, 12-3, \dots, 12-(m-1)$ に記憶された画素 $P11, P31, \dots,$

$P_{(m-1)-1}$ の画素信号が順次出力チャンネル CH 1 より出力される。

【0081】

一方、水平走査回路 20 の各ユニット $20-1 \sim 20-(m/2)$ から順に水平選択信号 $H_{2-1} \sim H_{2-(m/2)}$ を出力すると、偶数番目のラインメモリ $22-2, 22-4, \dots, 22-m$ に記憶された画素 $P_{21}, P_{41}, \dots, P_{m1}$ の信号が順次出力チャンネル CH 4 より出力される。

【0082】

これ以後、前述したのと同様に、水平ブランкиング期間中に 2 行目から n 行目までの画素が選択され、水平有効期間中にその画素信号の内奇数列画素信号が出力チャンネル CH 1 より出力され、偶数列画素信号が出力チャンネル CH 4 より出力される。即ち、第 1 の駆動モード時には、水平隣接 2 画素の信号が 2 つの出力チャンネルから並列に読み出されることになる。

【0083】

ここで、水平走査回路 20 の動作タイミングは水平走査回路 10 の動作タイミングに対して位相が 180 度ずれている。このため、前述した第 1 実施形態と同様に、出力チャンネル CH 1 と CH 4 の信号を後に混合する際、処理を確実に行うことが可能となる。

【0084】

以下、図 9 を参照して、第 2 の駆動モード (A) 時の動作を詳述する。

【0085】

第 2 の駆動モード (A) の設定時において、水平ブランкиング期間 T_1 内の前半期間 T_1-1 で行選択信号 $V-1$ が “H” レベルとなると、1 行目の画素 $P_{11} \sim P_{m1}$ が選択される。

【0086】

この間、転送信号 CKT_{1-1} 及び CKT_{2-2} が “H” レベルであり、転送信号 CKT_{1-2} 及び CKT_{2-1} が “L” レベルであるため、選択された画素 $P_{11} \sim P_{m1}$ の内、奇数列画素 $P_{11}, P_{31}, \dots, P_{(m-1)-1}$ の画素信号は、ラインメモリ $12-1 \sim 12-m$ の内、奇数番目のラインメモリ $12-1, 12-3, \dots, 12-(m-1)$ に記憶され、偶数列画素 P_{21}, P_{41}

, …, P_{m1} の画素信号は、ラインメモリ $22-1 \sim 22-m$ の内、偶数番目のラインメモリ $22-2, 22-4, \dots, 22-m$ に記憶される。

【0087】

そして、続く後半期間 $T1-2$ で行選択信号 $V-2$ が “H” レベルとなると 2 行目の画素 $P12 \sim Pm2$ が選択される。

【0088】

この間、転送信号 $CKT1-2$ 及び $CKT2-1$ が “H” レベルであり、転送信号 $CKT1-1$ 及び $CKT2-2$ が “L” レベルであるため、選択された画素 $P12 \sim Pm2$ の内、奇数列画素 $P12, P32, \dots, P(m-1)2$ の画素信号は、ラインメモリ $22-1 \sim 22-m$ の内、奇数番目のラインメモリ $22-1, 22-3, \dots, 22-(m-1)$ に記憶され、偶数列画素 $P22, P42, \dots, Pm2$ の画素信号は、ラインメモリ $12-1 \sim 12-m$ の内、偶数番目のラインメモリ $12-2, 12-4, \dots, 12-m$ に記憶される。

【0089】

その後、水平有効期間 $T2$ 内で水平走査回路 $10, 20$ を動作させる。

【0090】

水平走査回路ユニット $10-1 \sim 10-(m/2)$ から順に水平選択信号 $H1-1 \sim 1-(m/2)$ を出力すると、ラインメモリ $12-1 \sim 12-m$ の内、奇数番目のラインメモリ $12-1, 12-3, \dots, 12-(m-1)$ に記憶された画素 $P11, P31, \dots, P(m-1)1$ の画素信号が順次出力チャンネル $CH1$ より出力され、偶数番目のラインメモリ $12-2, 12-4, \dots, 12-m$ に記憶された画素 $P22, P42, \dots, Pm2$ の画素信号が順次出力チャンネル $CH2$ より出力される。一方で、水平走査回路ユニット $20-1 \sim 20-(m/2)$ から順に水平選択信号 $H2-1 \sim H2-(m/2)$ を出力すると、ラインメモリ $22-1 \sim 22-m$ の内、奇数番目のラインメモリ $22-1, 22-3, \dots, 22-(m-1)$ に記憶された画素 $P12, P32, \dots, P(m-1)2$ の画素信号が順次出力チャンネル $CH3$ より出力され、偶数番目のラインメモリ $22-2, 22-4, \dots, 22-m$ に記憶された画素 $P21, P41, \dots, Pm1$ の画素信号が順次出力チャンネル $CH4$ より出力される。

【0091】

これ以後、前述したのと同様に、水平プランキング期間中に3行目からn行目まで2行ずつの画素が選択され、水平有効期間中にその画素信号の内奇数行奇数列の画素信号が出力チャンネルCH1に出力され、奇数行偶数列の画素信号が出力チャンネルCH4に出力され、偶数行奇数列の画素信号が出力チャンネルCH3に出力され、偶数行偶数列の画素信号が出力チャンネルCH2に出力されることになる。即ち、図9に示す第2の駆動モード（A）では、水平垂直隣接2×2画素の信号が4つの出力チャンネルから並列に読み出される。

【0092】

これは、緑色（G）カラーフィルタを水平方向及び垂直方向に1画素置きでかつ市松状に配置すると共に、残余の画素位置に赤色（R）カラーフィルタ及び青色（B）カラーフィルタを、水平方向を行とする行単位で、線順次で交互に配置した「ペイヤー配列」をしたカラー素子においては、色毎に出力チャンネルが分けられることを意味するので、後処理が行い易くなる。

【0093】

更に、第2の駆動モード（A）では、2行ずつの画素の画素信号が出力されるので、第1の駆動モードに比して高フレームレートとなる。

【0094】

尚、ここでも、水平走査回路20の動作タイミングは水平走査回路10の動作タイミングに対して位相が180度ずれている。このため、1行目の画素の画素信号が出力される出力チャンネルCH1とCH4の信号、及び2行目の画素の画素信号が出力される出力チャンネルCH3とCH2の信号を後に混合する際、処理を確実に行うことが可能となる点は、第1実施形態と同じである。

【0095】

以下、図10を参照して、第2の駆動モード（B）時の動作を詳述する。

【0096】

第2の駆動モード（B）の設定時においては、水平プランキング期間T1内に行選択信号V-1が“H”レベルとなると、1行目の画素P11～Pm1が選択される。この間、転送信号CKT1-1及びCKT2-2が“H”レベルであり

、転送信号CKT1-2及びCKT2-1が“L”レベルである為、選択された画素P11～Pm1の内、奇数列画素P11, P31, …, P(m-1)1の画素信号は、ラインメモリ12-1～12-mの内、奇数番目のラインメモリ12-1, 12-3, …, 12-(m-1)に記憶され、偶数列画素P21, P41, …, Pm1の画素信号は、ラインメモリ22-1～22-mの内、偶数番目のラインメモリ22-2, 22-4, …, 22-mに記憶される。

【0097】

その後、水平有効期間T2内で水平走査回路10, 20を動作させる。

【0098】

水平走査回路ユニット10-1～10-(m/2)から順に水平選択信号H1-1～H1-(m/2)を出力すると、奇数番目のラインメモリ12-1, 12-3, …, 12-(m-1)に記憶された画素P11, P31, …, P(m-1)1の信号が順次出力チャンネルCH1より出力される。

【0099】

一方、水平走査回路ユニット20-1～20-(m/2)から順に水平選択信号H2-1～H2-(m/2)を出力すると、偶数番目のラインメモリ22-2, 22-4, …, 22-mに記憶された画素P21, P41, …, Pm1の信号が順次出力チャンネルCH4より出力される。ここで、水平走査回路20の動作タイミングは、水平走査回路10の動作タイミングに対して位相が180度ずれている。このため、出力チャンネルCH1とCH4の信号を後に混合する際に処理を確実に行うことが可能となる点は第1実施形態と同様である。

【0100】

次の水平プランキング期間T3内で行選択信号V-2が“H”レベルとなると2行目の画素P12～Pm2が選択される。

【0101】

この間、転送信号CKT1-2及びCKT2-1が“H”レベルであり、転送信号CKT1-1及びCKT2-2が“L”レベルであるため、選択された画素P12～Pm2の内、奇数列画素P12, P32, …, P(m-1)2の画素信号は、ラインメモリ22-1～22-mの内、奇数番目のラインメモリ22-

1, 22-3, …, 22-(m-1) に記憶され、偶数列画素 P22, P42, …, Pm2 の画素信号は、ラインメモリ 12-1 ~ 12-m の内、偶数番目のラインメモリ 12-2, 12-4, …, 12-m に記憶される。

【0102】

その後、水平有効期間 T4 内で水平走査回路 10、20 を動作させる。

【0103】

水平走査回路ユニット 10-1 ~ 10-(m/2) から順に水平選択信号 H1-1 ~ H1-(m/2) を出力すると、偶数番目のラインメモリ 12-2, 12-4, …, 12-m に記憶された画素 P22, P42 … Pm2 の画素信号が順次出力チャンネル CH2 より出力される。一方、水平走査回路ユニット 20-1 ~ 20-(m/2) から順に水平選択信号 H2-1 ~ H2-(m/2) を出力すると、奇数番目のラインメモリ 22-1, 22-3, …, 22-(m-1) に記憶された画素 P12, P32, …, P(m-1)2 の画素信号が順次出力チャンネル CH3 より出力される。ここでも、水平走査回路 20 の動作タイミングは水平走査回路 10 の動作タイミングに対して位相が 180 度ずれている。

【0104】

これ以後、前述したのと同様に、水平ブランкиング期間中に 3 行目から n 行目までの画素が選択され、水平有効期間中にその画素信号の内、奇数行奇数列の画素信号が出力チャンネル CH1 に出力され、奇数行偶数列の画素信号が出力チャンネル CH4 に出力され、偶数行奇数列の画素信号が出力チャンネル CH3 に出力され、偶数行偶数列の画素信号が出力チャンネル CH2 に出力される。

【0105】

即ち、第 2 の駆動モード (B) では、第 2 の駆動モード (A) と同様に水平垂直隣接 2 × 2 画素の信号が 4 つの出力チャンネル CH1 ~ CH4 から並列に読み出される。第 2 の駆動モード (B) のフレームレートは、第 1 の駆動モードと同じであり、第 2 の駆動モード (A) に比してフレームレートは低くなるが、ベイナー配列をしたカラー素子において色毎に出力チャンネルが分けられ、後処理が行い易くなることは第 2 の駆動モード (A) と同様である。

【0106】

以上説明したように、本発明の第2実施形態では、図7の構成の固体撮像装置を図8乃至10に示したようなタイミングで動作させることで、出力チャンネルCH1, CH2を選択切り換えすることが可能となる。また、奇数列と偶数列の画素の画素信号を、異なる出力チャンネルCH1～CH4から出力する際に、双方の位相をずらすので、その後の混合処理を確実に行うことができる。尚、図7に示した回路構成はこれに限定されるものではなく、読み出し回路に画素のFPNをキャンセルするための機能を持たせること等が可能である。

【0107】

以上、本発明の実施形態について説明したが、本発明はこれに限定されることなく、その趣旨を逸脱しない範囲で種々の改良・変更が可能であることは勿論である。例えば、実施の形態に係る固体撮像装置及びその読み出し方法を、3原色のフィルタ（R, G, B）の配列の特定の画素にグレイフィルタを配置形成したものにも適用可能であり、この場合でも、各色毎に出力チャンネルが分けられることから、後処理が行い易くなる。

【0108】

【発明の効果】

以上詳述したように、本発明によれば、複数の出力チャンネルを有し、画像データを並列出力する高速画素読出し可能な固体撮像装置及びその読み出し方法を提供することができる。

【図面の簡単な説明】

【図1】 本発明の第1実施形態に係る固体撮像装置の構成図である。

【図2】 本発明の第1実施形態に係る固体撮像素子による第1の駆動モード時の動作を示すタイミングチャートである。

【図3】 本発明の第1実施形態に係る固体撮像素子による第2の駆動モード時の動作を示すタイミングチャートである。

【図4】 本発明の第1実施形態に係る固体撮像装置からの出力信号を処理する処理回路の構成例を示す図である。

【図5】 第1の駆動モード時における、処理回路500内の信号OUT1, OUT2、及び処理回路500の出力信号OUTの関係を示す図である。

【図 6】 第 2 の駆動モード時における、処理回路 500 内の信号 OUT1, OUT2、及び処理回路 500 の出力信号 OUT の関係を示す図である。

【図 7】 本発明の第 2 実施形態に係る固体撮像装置の構成図である。

【図 8】 本発明の第 2 実施形態に係る固体撮像素子による第 1 の駆動モード時の動作を示すタイミングチャートである。

【図 9】 本発明の第 2 実施形態に係る固体撮像素子による第 2 の駆動モード (A) 時の動作を示すタイミングチャートである。

【図 10】 本発明の第 2 実施形態に係る固体撮像素子による第 2 の駆動モード (B) 時の動作を示すタイミングチャートである。

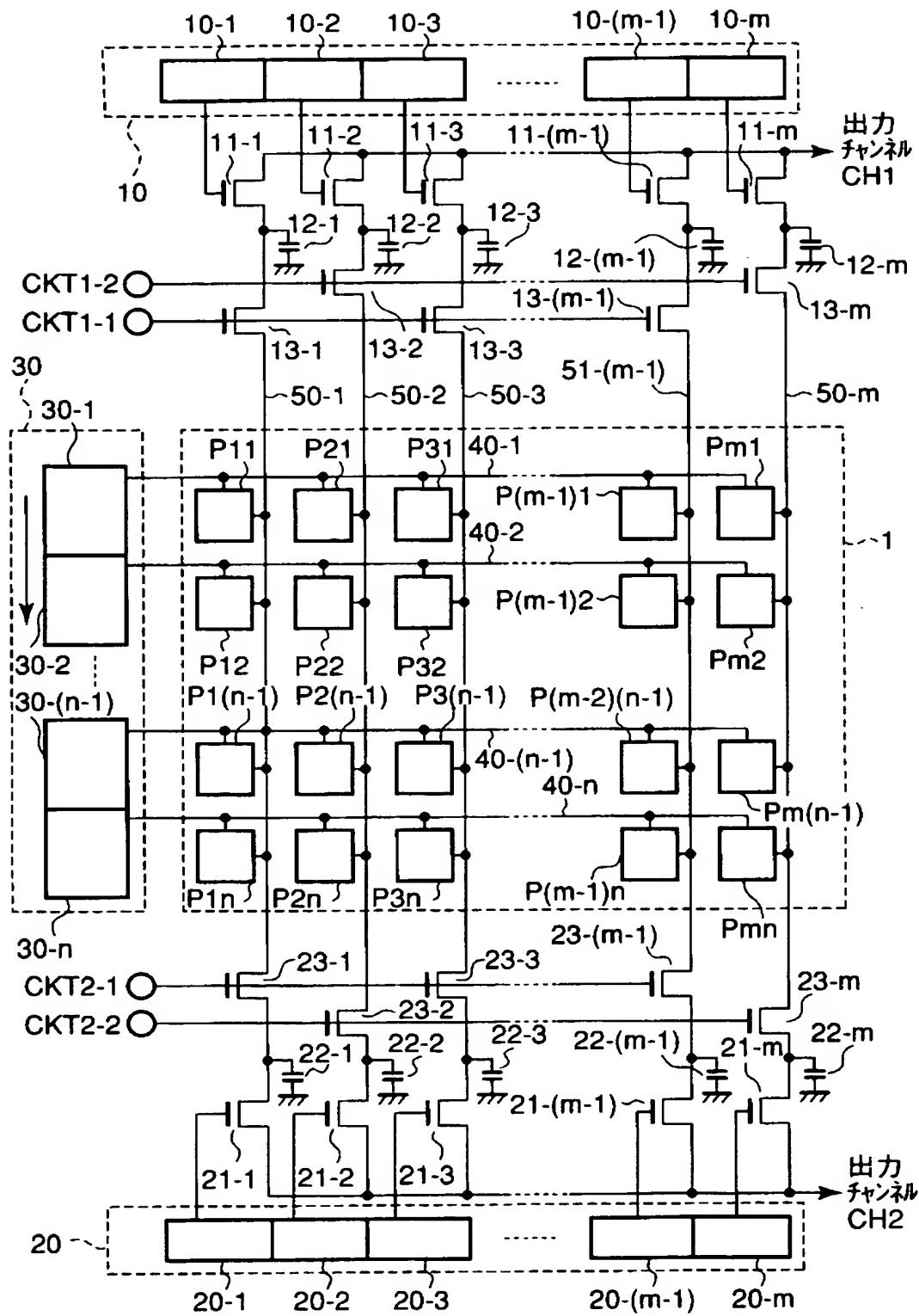
【符号の説明】

1 … 固体撮像素子、 P 1 1 ~ P m n … 画素、 1 0 … 水平走査回路、 1 1 - 1 ~ 1 1 - m … 水平選択スイッチ、 1 2 - 1 ~ 1 2 - m … ラインメモリ、 1 3 - 1 ~ 1 3 - m … 転送スイッチ、 2 0 … 水平走査回路、 2 1 - 1 ~ 2 1 - m … 水平選択スイッチ、 2 2 - 1 ~ 2 2 - m … ラインメモリ、 2 3 - 1 ~ 2 3 - m … 転送スイッチ、 3 0 … 垂直走査回路、 。

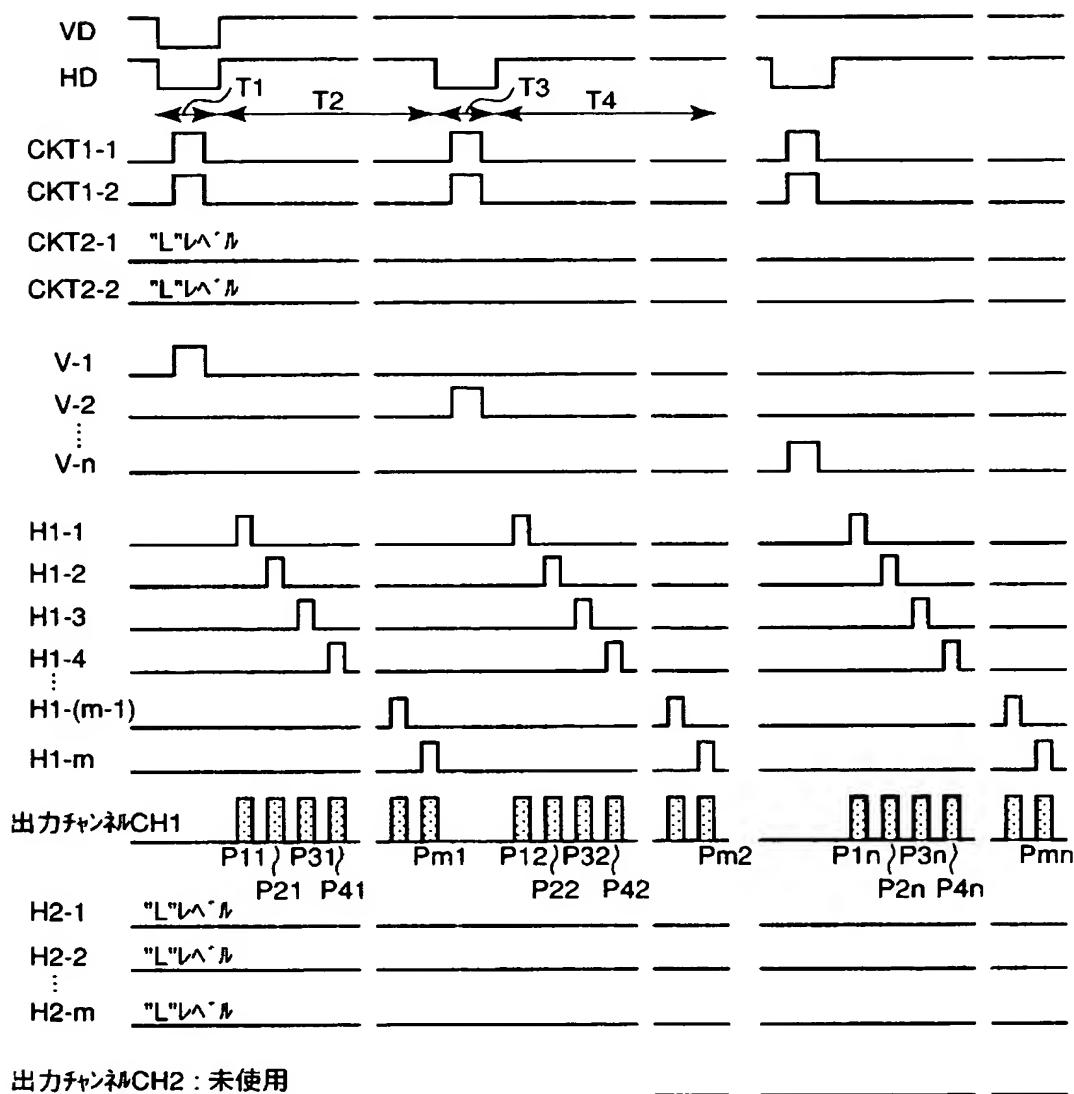
【書類名】

四面

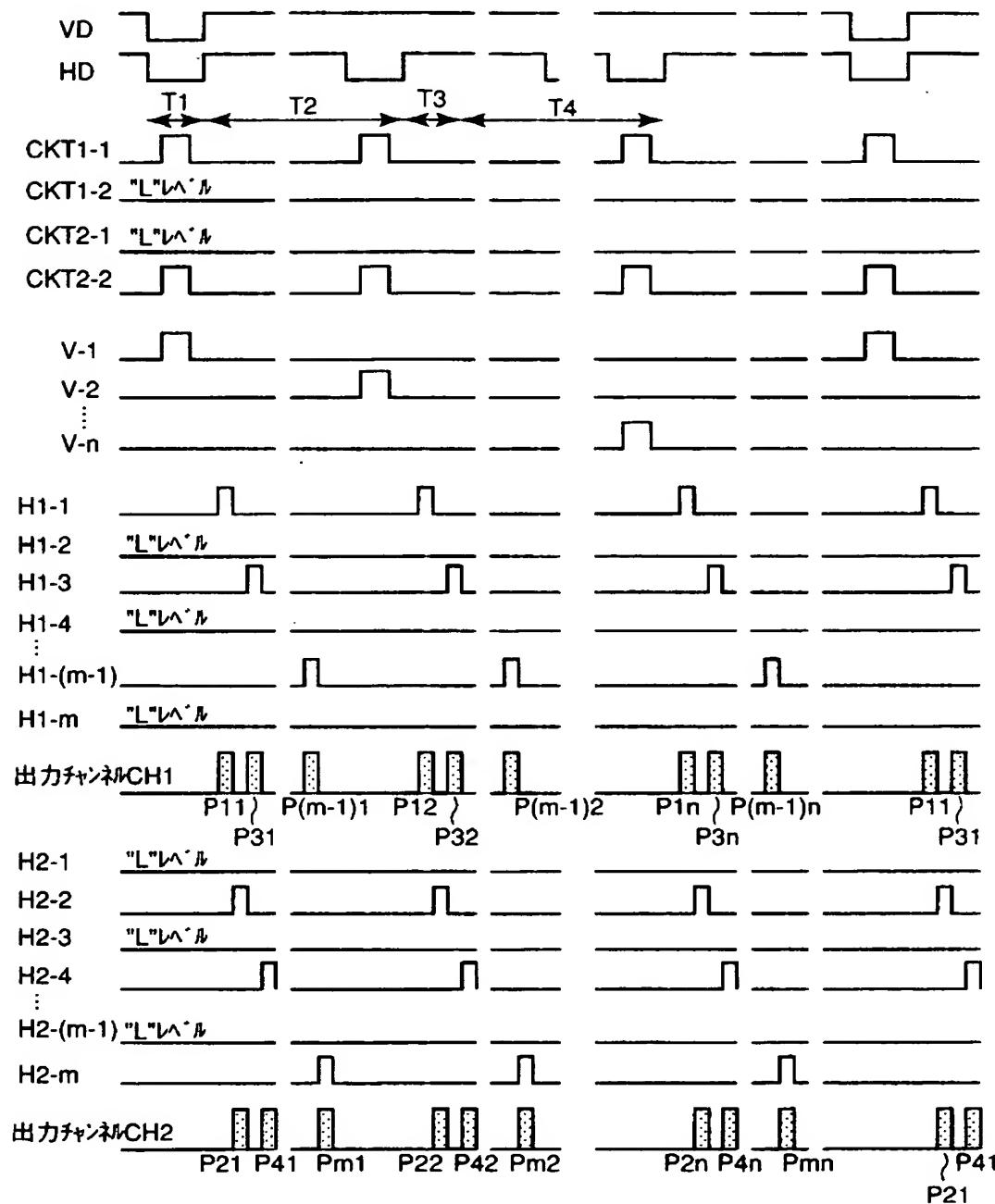
【図 1】



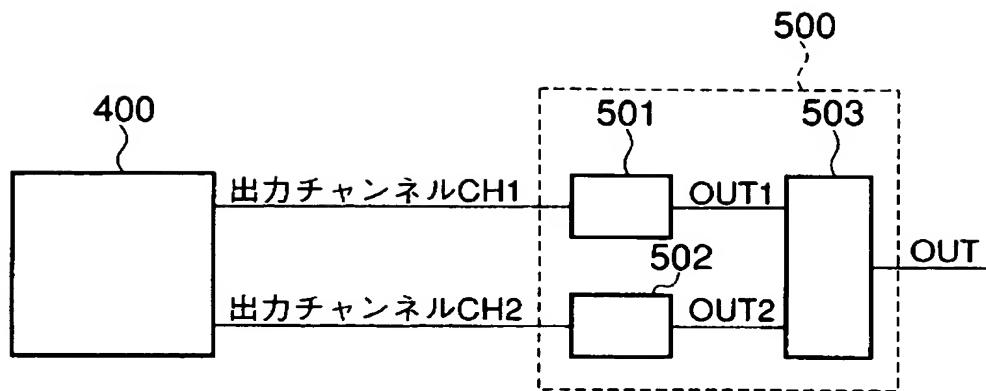
【図2】



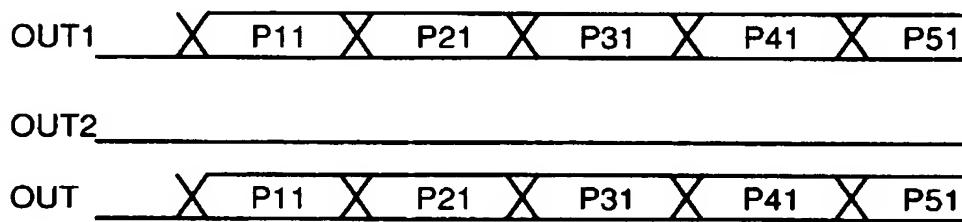
【図3】



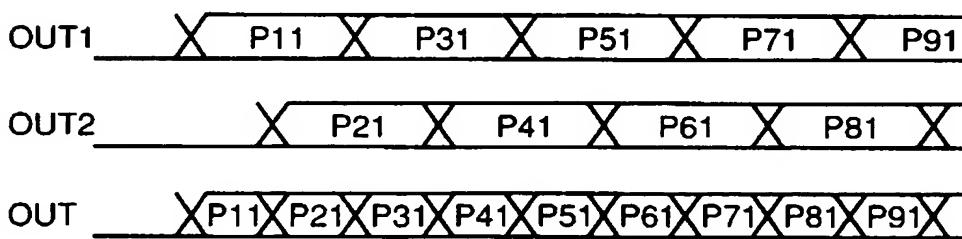
【図 4】



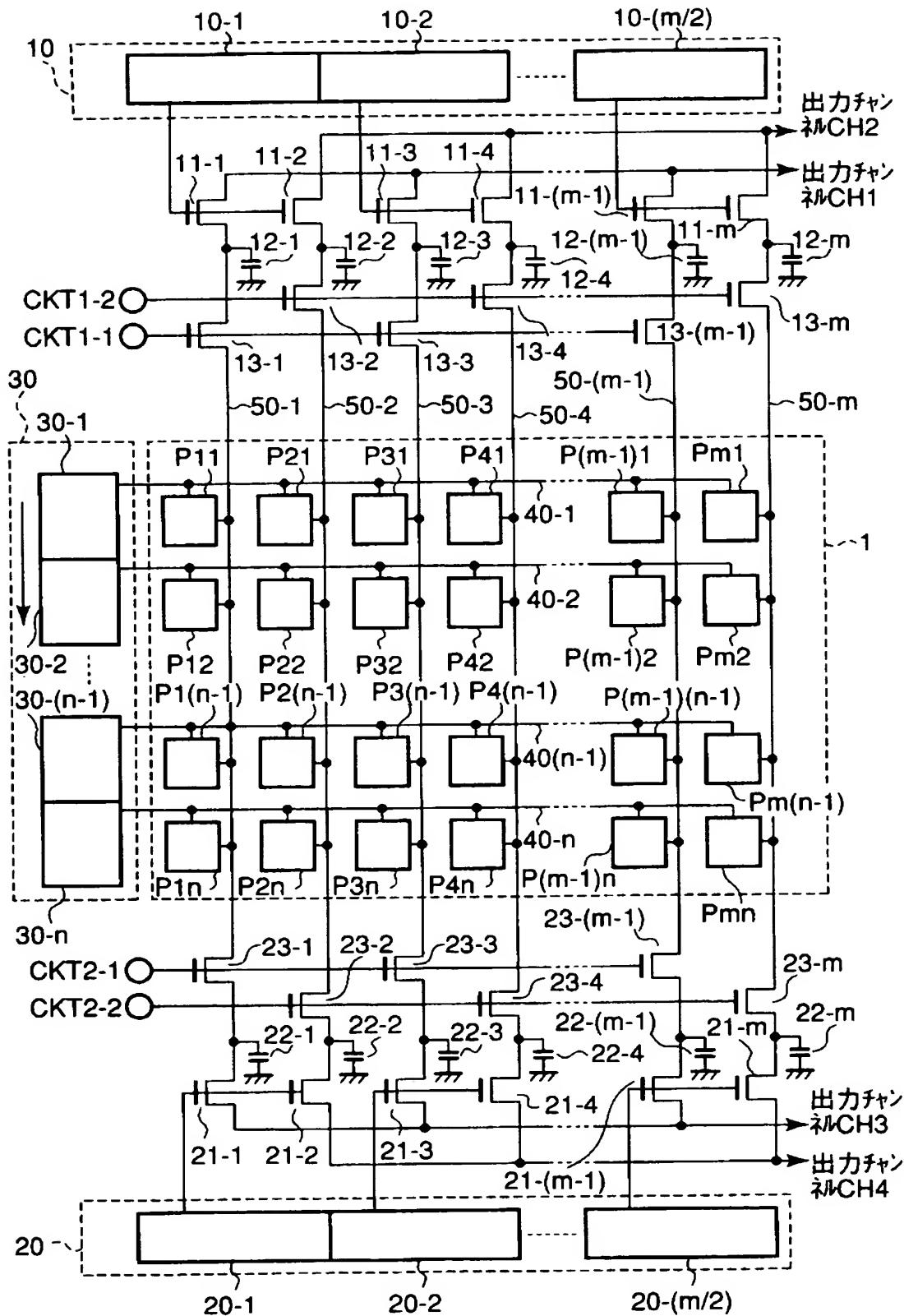
【図 5】



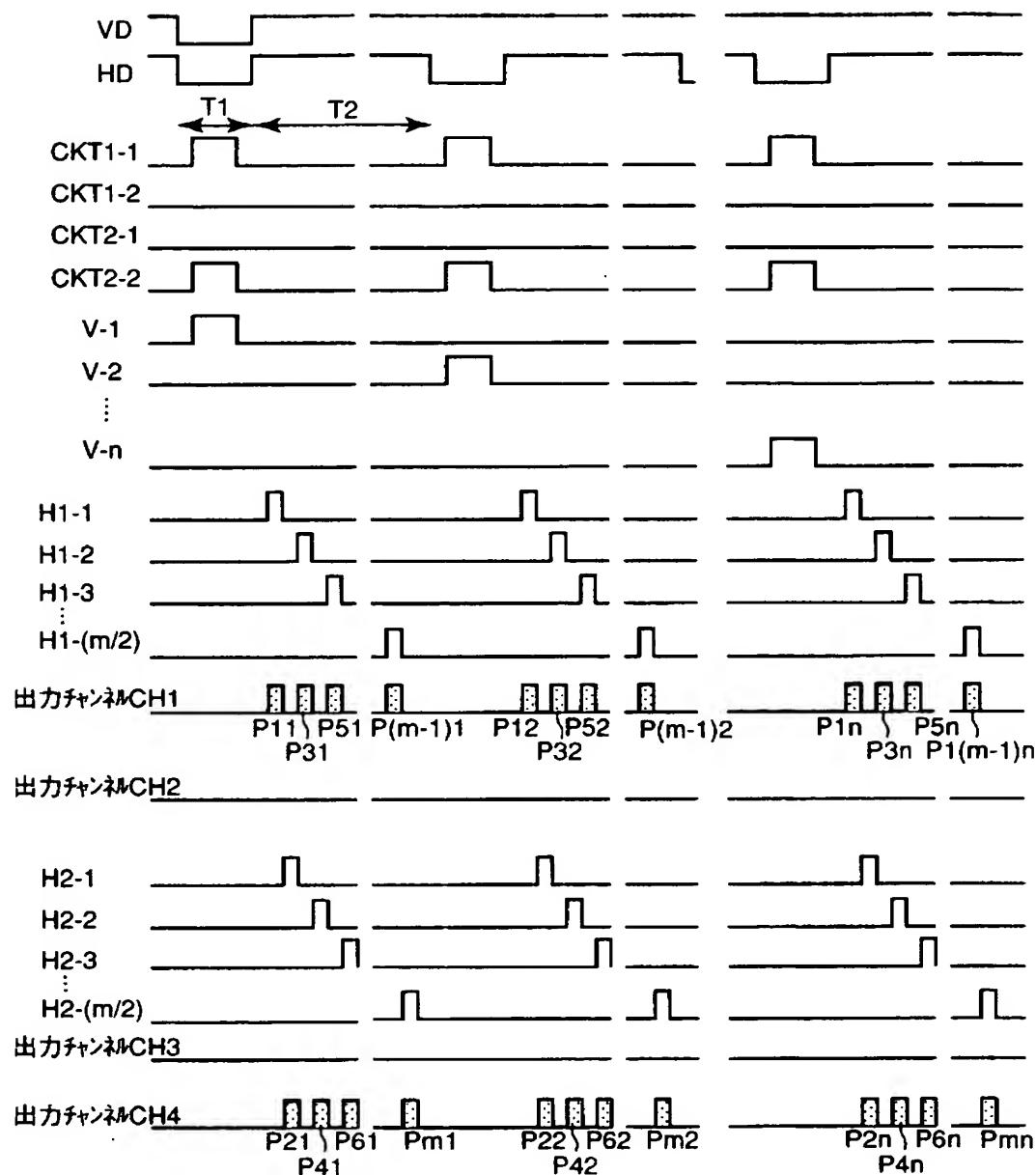
【図 6】



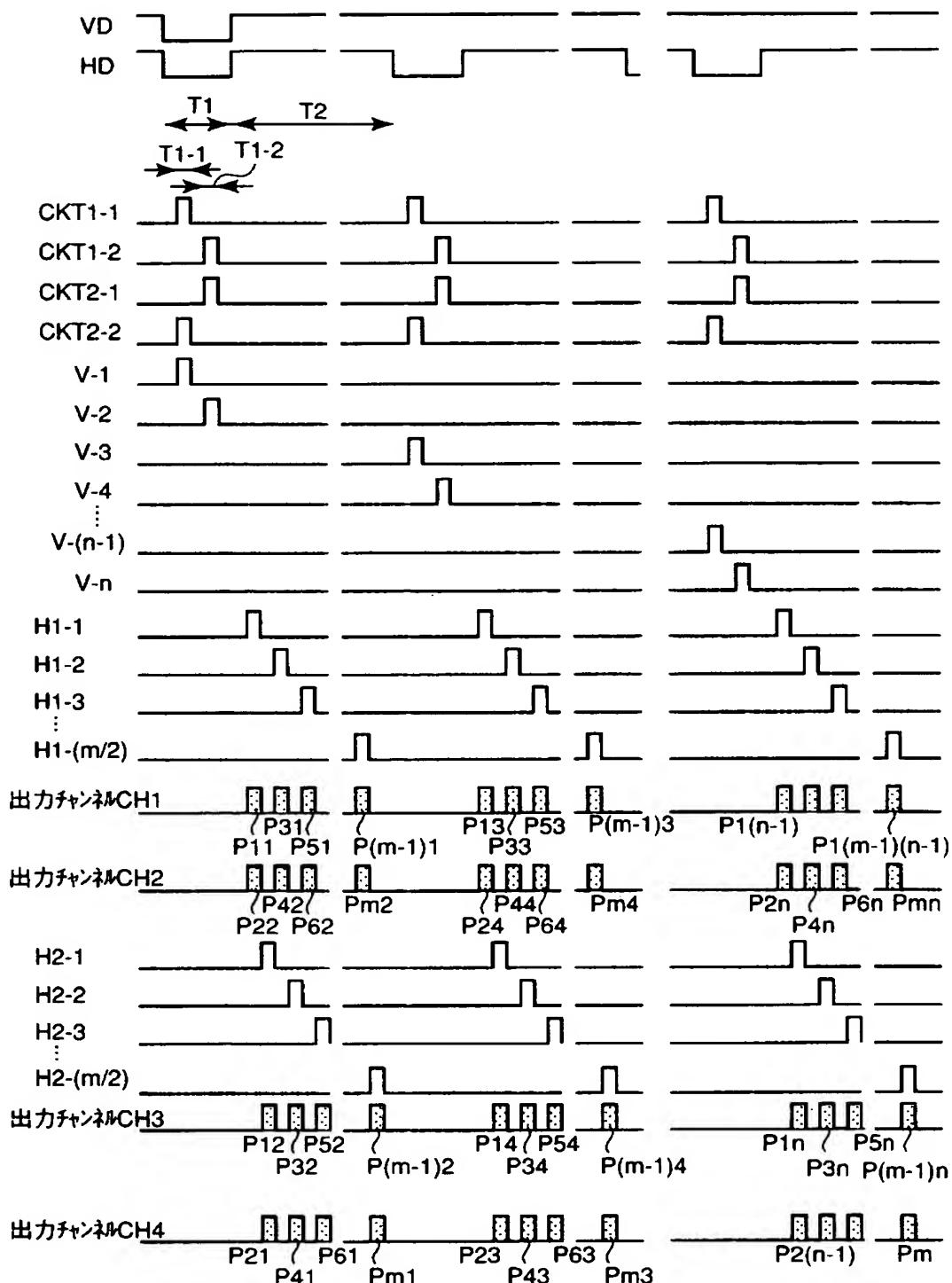
【図 7】



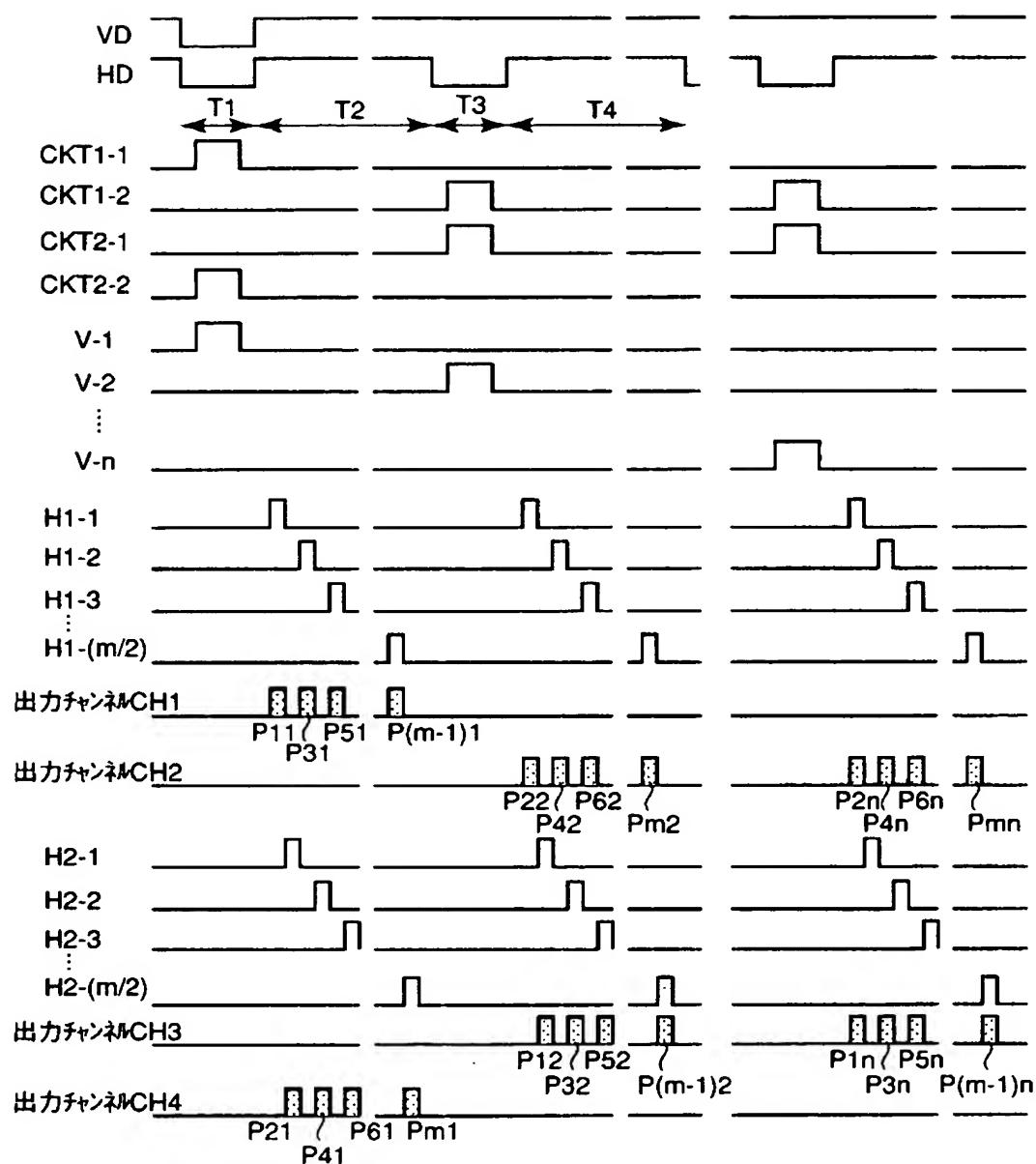
【図 8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 複数の出力チャンネルを有し、画像データを並列出力する高速画素読出し可能な固体撮像装置及びその読み出し方法を提供すること。

【解決手段】 本発明は、出力チャンネルCH1, CH2を備えた固体撮像装置であって、同一撮像領域内の画素の画素信号を読み出す第1、第2の駆動モードを有しており、上記第1の駆動モードと第2の駆動モードとでは使用する出力チャンネル数が異なっており、更に両モードの少なくとも一方では、水平方向に隣接する画素の画素信号の読み出しタイミングの位相が所定量ずれている。

【選択図】 図1

特願2003-099509

出願人履歴情報

識別番号 [000000376]

1. 変更年月日 1990年 8月20日
[変更理由] 新規登録
住 所 東京都渋谷区幡ヶ谷2丁目43番2号
氏 名 オリンパス光学工業株式会社

2. 変更年月日 2003年10月 1日
[変更理由] 名称変更
住 所 東京都渋谷区幡ヶ谷2丁目43番2号
氏 名 オリンパス株式会社